

ETCHING METHOD

PUB. NO.: 08-250462 [JP 8250462 A]

PUBLISHED: September 27, 1996 (19960927)

INVENTOR(s): MAEDA AKIYOSHI

APPLICANT(s): NEC CORP [000423] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 07-055666 [JP 955666]

FILED: March 15, 1995 (19950315)

INTL. CLASS.: [6] H01L-021/306; H01L-021/28; H01L-021/3065; H01L-021/308; H01L-021/3213

JAPIC CLASS: 42.2 (ELECTRONICS — Solid State Components)

JAPIC KEYWORD: R004 (PLASMA); R096 (ELECTRONIC MATERIALS — Glass Conductors)

ABSTRACT

PURPOSE: To prevent the occurrence of leak currents and short circuits between electrodes or wires so as to reduce the number of produced particles by dry-etching tungsten or its alloy with a fluoro-gas or mixed gas containing a fluoro-gas after wet-etching the tungsten or its alloy with hydrogen peroxide or a mixed solution containing hydrogen peroxide.

CONSTITUTION: After a titanium-tungsten film 16 is formed on the entire surface of a substrate, a mask pattern is formed of a photoresist 17, etc., in a contact hole by photolithography. After the mask pattern is formed, the film 16 is first wet-etched with hydrogen peroxide by using the photoresist 17 as a mask. When the film 16 is etched, a thin film-like etching residue 18 is left in the etched part on silicon oxide 13. Then the residue 18 is removed by performing plasma etching with a mixed gas of carbon tetrafluoride and oxygen by using the photoresist 17 formed in as a mask pattern as a mask. Thereafter, the photoresist 17 is removed by removing the photoresist 17 through dry treatment and wet treatment.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-250462

(43) 公開日 平成8年(1996)9月27日

| (51) Int.Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|----------------------------|---------|--------|----------------|--------|
| H 0 1 L | 21/306 | | H 0 1 L 21/306 | S |
| | 21/28 | | 21/28 | E |
| | 21/3065 | | 21/308 | F |
| | 21/308 | | 21/302 | N |
| | 21/3213 | | 21/88 | C |
| 審査請求 有 請求項の数10 O L (全 7 頁) | | | | |

(21) 出願番号 特願平7-55666

(22) 出願日 平成7年(1995)3月15日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 前田 明寿

東京都港区芝五丁目7番1号 日本電気株式会社内

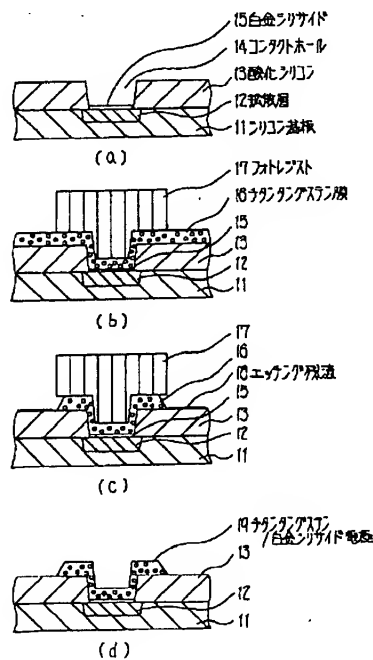
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 エッチング方法

(57) 【要約】

【目的】 タングステンもしくはタングステン合金膜のエッチング時に生ずる導電性の残渣による電極、配線間のリークを低減する。

【構成】 タングステンもしくはタングステン合金膜のエッチングを過酸化水素または過酸化水素を含む混合液で行ない、その後フッ素系ガスまたはフッ素系ガスを含む混合ガスでドライエッチングする。これにより、導電性のエッチング残渣を除去し、タングステンもしくはタングステン合金からなる電極、配線間のリークを低減する。



【特許請求の範囲】

【請求項1】 基板上に形成されたタングステンもしくはタングステン合金膜上にマスクパターンを形成し、前記マスクパターンをマスクして前記タングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成した後で、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記マスクパターンをマスクにしてドライエッチングして除去することを特徴とするエッチング方法。

【請求項2】 半導体基板に拡散層を形成し、前記拡散層を露出させるコンタクトホールを備えた絶縁膜を前記半導体基板上に形成する工程と、前記コンタクトホールを介して前記拡散層に電気的に接続されかつ前記絶縁膜上を覆うタングステン合金膜を形成する工程と、前記コンタクトホール上方の前記タングステン合金膜上にマスクパターンを形成する工程と、前記マスクパターンをマスクして前記タングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成する工程と、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記マスクパターンをマスクにしてドライエッチングして除去することを特徴とするエッチング方法。

【請求項3】 前記タングステン合金膜が、チタンを含有していることを特徴とする請求項2記載のエッチング方法。

【請求項4】 トランジスタのゲート電極及びゲート線の形成に用いられるエッチング方法であって、基板上に形成されたタングステンもしくはタングステン合金膜上にマスクパターンを形成し、前記マスクパターンをマスクにして前記タングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成した後で、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記マスクパターンをマスクにしてドライエッチングして除去することによって前記ゲート電極及び前記ゲート線を形成することを特徴とするエッチング方法。

【請求項5】 基板上に形成された第1のタングステンもしくはタングステン合金膜上に第1のマスクパターンを形成し、前記第1のマスクパターンをマスクにして前記第1のタングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成した後で、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記第1のマスクパターンをマスクにしてドライエッチングして除去することによって、ゲート電極を形成する工程、前記ゲート電極及び前記基板を覆うゲート絶縁膜を形成する工程、前記ゲート電極上方の前記ゲート絶縁膜上に半導体層を形成する工程、前記ゲート電極上方に前記ゲート電極と平行に延在するチャンネル保護膜を形成す

る工程、前記チャンネル保護膜及び前記半導体層を連続的に覆うコンタクト層を形成する工程、前記コンタクト層を覆う第2のタングステンもしくはタングステン合金膜を形成する工程、前記ゲート電極上方に位置する部分の前記第2のタングステンもしくはタングステン合金膜を露出させ前記部分以外の前記第2のタングステンもしくはタングステン合金膜を覆う第2のマスクパターンを形成し、前記第2のマスクパターンをマスクにして前記第2のタングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングした後で、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記第2のマスクパターンをマスクにしてドライエッチングして除去することによって、ソース・ドレイン電極を形成する工程を有することを特徴とするエッチング方法。

【請求項6】 前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記第2のマスクパターンをマスクにしてドライエッチングして除去する時に、前記コンタクト層が前記ソース電極に接続された部分と前記ドレイン電極に接続された部分とに分割されることを特徴とする請求項5記載のエッチング方法。

【請求項7】 基板上に形成されたゲート電極、前記ゲート電極及び前記基板を連続的に覆うゲート絶縁膜、前記ゲート絶縁膜上に形成された半導体層であって、ソース、ドレイン及びチャンネルとして働く半導体層、及び前記半導体層の前記ソース及びドレインにそれぞれ電気的に接続されたソース電極及びドレイン電極を有する薄膜トランジスタの製造に用いられるエッチング方法であって、前記基板上に形成されたタングステンもしくはタングステン合金膜上にマスクパターンを形成し、前記マスクパターンをマスクにして前記タングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成した後で、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記マスクパターンをマスクにしてドライエッチングして除去することによって前記ゲート電極を形成することを特徴とするエッチング方法。

【請求項8】 基板上に形成されたゲート電極、前記ゲート電極及び前記基板を連続的に覆うゲート絶縁膜、前記ゲート絶縁膜上に形成された半導体層であって、ソース、ドレイン及びチャンネルとして働く半導体層、及び前記半導体層の前記ソース及びドレインにそれぞれ電気的に接続されたソース電極及びドレイン電極を有する薄膜トランジスタの製造に用いられるエッチング方法であって、前記半導体層上方に形成されたタングステンもしくはタングステン合金膜上にマスクパターンを形成し、前記マスクパターンをマスクにして前記タングステンもしくはタングステン合金膜を過酸化水素水又は過酸化水素を含む混合液でエッチングしてパターン形成した後で、

前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記マスクパターンをマスクにしてドライエッチングして除去することによって前記ソース電極及び前記ドレイン電極を形成することを特徴とするエッチング方法。

【請求項9】 前記半導体層と前記タングステンもしくはタングステン合金膜との間にコンタクト層が形成されており、前記エッチングで発生した残渣をフッ素系ガス又はフッ素系ガスを含む混合ガスで前記第2のマスクパターンをマスクにしてドライエッチングして除去する時に、前記コンタクト層が前記ソース電極に接続された部分と前記ドレイン電極に接続された部分とに分割されることを特徴とする請求項8記載のエッチング方法。

【請求項10】 前記タングステン合金膜が、チタン、シリコン、モリブデン又はタンタルを含有していることを特徴とする請求項1、2、4、5、6、7、8又は9記載のエッチング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はエッチング方法に関し、特にタングステンあるいはその合金による配線形成のためのタングステン膜やその合金膜のエッチング方法に関する。

【0002】

【従来の技術】半導体装置や液晶表示装置の薄膜トランジスタの電極や配線にタングステンやタングステン合金が用いられている。

【0003】タングステンやタングステンシリサイドは従来から半導体装置のゲート電極に用いられてきたが、特にタングstenは最近ではサブミクロンレベルの微細なコンタクトホールやビアホールの埋め込み金属としても、広く用いられるようになってきた。さらに、コンタクトホールやビアホールを埋め込んだ後、基板全面に成膜されたタングstenを直接加工して配線として用いる場合もある。

【0004】また、チタンタングstenのようにバリアメタルとして半導体装置の電極部に用いられるものもある。またチタンタングstenはアルミニウムや金等と積層構造にして配線として用いられることもある。

【0005】さてタングstenやタングsten合金の加工は一般的にはドライエッチングで行なわれる。例えばタングstenはSF₆/N₂やCF₄/O₂等のガスで、タングstenシリサイドはSF₆/C₁₂やSF₆/HBr等のガスで、チタンタングstenはCF₄/O₂やSF₆/Ar等のガスでエッチングされる。

【0006】しかしながら、チタンタングstenをドライエッチングで加工する場合、ドライエッチング装置のエッチング室や排気配管内にチタンが付着しやすく、パーティクル発生の原因になるという問題があった。

【0007】このような問題を解決するために、ウェッ

トエッチングで加工することが多い。また特に液晶表示装置の薄膜トランジスタ形成工程のように、半導体装置ほど加工精度を要求されず、かつ生産効率を要求される場合は、処理能力に優るウェットエッチングで加工する方が望ましい。そこでタングstenやタングsten合金をウェットエッチングで加工する場合、過酸化水素水や過酸化水素とアンモニアと水の混合液で行なうことが多い。例えば、タングstenについては、特開昭62-143422号公報で、ほぼシリコンを含まないタングsten膜を過酸化水素溶液で除去する技術が開示されている。またタングstenシリサイドについては、特開平03-209775号公報や特開昭61-147579号公報等で過酸化水素とアンモニアと水の混合液でエッチングする技術が、チタンタングstenについては特開昭63-299120号公報、特開平01-173740号公報、特開平02-100376号公報、特開平03-034324号公報、特開平04-314334号公報等で過酸化水素水でエッチングする技術が開示されている。

【0008】また、その他のエッチング液としては弗酸と硝酸の混合液等があるが、これはシリコンやシリコン酸化膜、シリコン窒化膜、ガラス等もエッチングするので、電極や配線パターン形成の際のオーバーエッチング時にその下地膜もエッチングされてしまう。従ってデバイス製造におけるエッチング液としては適さず、用いられていない。

【0009】

【発明が解決しようとする課題】しかしながら、タングstenやタングsten合金膜をウェットエッチングで加工する場合、従来のように過酸化水素水や過酸化水素とアンモニアと水の混合液を用いても、通常のオーバーエッチング時間では粒状または皮膜状のエッチング残渣が発生し、これが原因となって電極間、配線間のリークを引き起こしてしまうことが判明した。

【0010】本発明者の実験によると、このエッチング残渣は単にエッチング時間を長くしたり、エッチング液の温度を上げてても容易に除去できないことがわかった。例えばタングstenの場合、過酸化水素30%水溶液及び過酸化水素：アンモニア：水＝1：1：8の混合液の常温でのエッチングレートは、それぞれ約40nm/min、約20nm/minであるが、タングsten膜のエッチング除去後、基板を1時間それぞれのエッチング液中に放置しても、エッチング残渣は除去できないことがわかった。さらにタングstenの成膜温度を変えても、エッチング残渣の発生程度はほとんど変わらないこともわかった。

【0011】残渣の生じる原因は明確でないが、シリコンまたはシリコンを含む化合物（シリコン酸化膜、シリコン窒化膜、ガラス等）上にタングstenもしくはタングsten合金を成膜する場合、シリコンを過剰に含むタ

ングステンシリサイドの合金層が形成される為であると思われる。

【0012】このように、従来のウェットエッチングの技術では、タングステンもしくはタングステン合金の電極や配線間にリークを生じ、製品の特性が劣化したり、歩留が低下するという問題があった。

【0013】よって、本発明の目的は、電極間、配線間のリークやショートを防止することのできるエッチング方法を提供することにある。また、電極間や配線間のリークやショートを防止できしかもパーティクルの発生を低減することのできるエッチング方法を提供することにある。

【0014】

【課題を解決するための手段】本発明のエッチング方法は、基板上に形成されたタングステンもしくはタングステン合金膜上にマスクパターンを形成し、該マスクパターンをマスクにして上記タングステンもしくはタングステン合金膜を過酸化水素水または過酸化水素を含む混合液でエッチングして配線パターンを形成した後、上記エッチングによって上記基板上に発生した残渣をフッ素系ガスまたはフッ素系ガスを含む混合ガスでドライエッチングして除去することの特徴とする。

【0015】

【作用】タングステンもしくはタングステン合金膜は、まず過酸化水素水または過酸化水素を含む混合液でエッチングされ除去される。このエッチングで除去できずに残っている残渣は、薄い皮膜状あるいは粒状のものであり、タングステンもしくはタングステン合金膜と比較するとごく薄くあるいは小さいものであるが、その後ドライエッチングによって除去される。除去されたタングステンやその合金は微量であるのでエッチング室等にはほとんど付着せず、付着しても問題が生じにくいレベルである。

【0016】

【実施例】上記および他の目的、特徴および効果をより明瞭にすべく、以下図面を参照して本発明の実施例につき説明する。

【0017】図1(a)乃至(d)は本発明の第一実施例を説明する為の半導体装置の断面図である。11はシリコン基板のような半導体基板、12は拡散層、13は酸化シリコンのような絶縁膜である。酸化シリコン13に拡散層12に達するコンタクトホール14をフォトリソグラフィ法により開口した後、コンタクトホール14の拡散層12上部に白金シリサイド15を形成する。ここで白金シリサイド15は基板全面に白金薄膜を成膜後、400℃程度の熱処理により拡散層12と接する部分をシリサイド化し、酸化シリコン13上の白金をエッチング除去することにより得られる。この状態を図1(a)に示す。

【0018】次に、図1(b)のように、基板全面にチ

タンタングステン膜16を成膜した後、フォトリソグラフィ法によりコンタクトホール部にフォトレジスト17のようなマスクパターンを形成する。ここで、チタンタングステン膜16はチタンが10WT%の組成のターゲットを用いてスパッタリングにより成膜した。

【0019】次に、図1(c)のように、マスクパターンとしてのフォトレジスト17をマスクにしてチタンタングステン膜16をまず過酸化水素水でウェットエッチングする。オーバーエッチング時間はチタンタングステン膜16のエッチング(エッチングレートは常温で約8nm/min)に要する時間の約50%にする。このとき酸化シリコン13上の被エッチング部分に薄い皮膜状のエッチング残渣18が生じる。

【0020】次に、マスクパターンとしてのフォトレジスト17をマスクにして四フッ化炭素(CF₄)と酸素(O₂)の混合ガスでプラズマエッチングを行ない、エッチング残渣18を除去する。エッチング条件は例えば圧力400~600mTorr、四フッ化炭素流量60~80SCCM、酸素流量15~20SCCM、電力200W、エッチング時間30秒程度が適当である。この後フォトレジスト17をドライ及びウェット処理により剥離除去して、チタンタングステン/白金シリサイド電極19を形成する。この状態を図1(d)に示す。この後配線金属膜を成膜、パターニングして、電極及び一層目配線が形成される。本実施例によれば、導電性の残渣18が除去されるので、リークを低減することができる。

【0021】従来のチタンタングステン膜をドライエッチングにより配線や電極に加工した場合には、ドライエッチング装置のエッチング室や排気管内にチタンが付着しやすくパーティクル発生の原因になっていた。本実施例においては、過酸化水素水によるウェットエッチングによりチタンタングステン膜16を除去し、除去できずに残っている薄い皮膜状の導電性エッチング残渣18をプラズマエッチングにより除去している。エッチング残渣18は、厚さが数nmとチタンタングステン膜16と比較して非常に薄いので、ドライエッチングすること起因するドライエッチング装置のエッチング室や排気管内へのチタンの付着を減らすことができ、パーティクル発生を低減することができる。しかも、残渣除去によって、配線や電極同士のリークやショートを防止することができる。

【0022】図2(a)乃至(c)は本発明の第二実施例を説明する為の液晶表示装置の薄膜トランジスタの断面図である。ここではトランジスタのゲート電極間を結ぶゲート線に適用した例を示す。

【0023】図2(a)のようにガラス基板21のような絶縁基板上にタングステン膜22を成膜した後、フォトリソグラフィ法によりゲート電極及びゲート線部にフォトレジスト23のようなマスクパターンを形成す

る。

【0024】次に、図2(b)のように、フォトレジスト23をマスクにしてタングステン膜22をまず過酸化水素水でウェットエッチングする。オーバーエッチング時間はタングステン膜22のエッチング(エッチングレートは常温で約40nm/min)に要する時間の約50%にする。このときガラス基板21上の被エッチング部分に粒状のエッチング残渣24が生じる。このエッチング残渣24の粒の大きさは100nm程度である。

【0025】次に、マスクパターンとしてのフォトレジスト23をマスクにして四フッ化炭素と酸素の混合ガスでプラズマエッチングを行ない、エッチング残渣24を除去する。エッチング条件は例えば圧力100~200mTorr、四フッ化炭素流量25~30SCCM、酸素流量3~5SCCM、電力200W、エッチング時間2分程度が適当である。この後フォトレジスト23をドライ及びウェット処理により剥離除去して、タングステンからなるゲート電極及びゲート線25を形成する。この状態を図2(c)に示した。

【0026】図3(a)乃至(d)は本発明の第三実施例の工程フローを説明する為の液晶表示装置の薄膜トランジスタの断面図である。ここでは、チャンネル保護型逆スタガ構造の薄膜トランジスタのソース、ドレイン線に適用した例を示す。

【0027】第二実施例と同様のプロセスを用いて、基板としてガラス基板21のような絶縁基板の上にゲート電極25'を形成した後、プラズマCVDにより低温窒化シリコンからなるゲート絶縁膜26と半導体層となるアモルファスシリコンとチャンネル保護膜となる低温窒化シリコンとを連続成膜する。フォトリソグラフィ法によりまずゲート電極25'上部にゲート電極25'上方を延在するチャンネル保護膜28を形成する。次にプラズマCVDによりチャンネル保護膜8及び半導体層27を、コンタクト層となるリンをドーパしたn型アモルファスシリコンを連続的に覆うように、成膜する。フォトリソグラフィ法によりゲート電極25'上部に半導体層27とコンタクト層29の島を形成する。この状態を図3(a)に示す。

【0028】次に、図3(b)のように、タングステン膜30をコンタクト層29の上に成膜し、フォトリソグラフィ法により、ソース、ドレイン電極及びドレイン線部にマスクパターンとしてのフォトレジスト31を形成する。

【0029】次に図3(c)のように、フォトレジスト31をマスクにしてタングステン膜30をまず過酸化水素水でウェットエッチングする。このとき、コンタクト層29上の被エッチング部分に粒状のエッチング残渣32が生じる。

【0030】次にマスクパターンとしてのフォトレジスト31をマスクにして、四フッ化炭素と酸素の混合ガス

でプラズマエッチングを行ない、エッチング残渣32を除去する。エッチング条件は第二実施例と同じだが、第三実施例では、チャンネル保護膜28上のコンタクト層29も同時にエッチングして、コンタクト層29をソース側とドレイン側とに分割しチャンネルを形成する。よって、エッチング時間はチャンネル保護膜28が少し掘り込まれる程度に制御する。この後フォトレジスト31をドライ及びウェット処理により剥離除去して、タングステンからなるソース、ドレイン電極33及びドレイン線を形成する。この状態を図3(d)に示した。

【0031】以上の実施例のように、本発明のエッチング方法を適用することによりウェットエッチングだけでは不可避免的に生じるタングステンもしくはタングステン合金からなる電極、配線間の導電性のエッチング残渣を完全に除去することができる。実施例ではエッチング液に過酸化水素水を用いたが、これは過酸化水素水とアンモニア水の混合液でもよく、またエッチングガスには、四フッ化炭素と酸素の混合ガスを用いたが、これはフッ素系のガスが含まれていればよく例えば三フッ素-水素化炭素(CHF₃)や六フッ化イオウ(SF₆)等やこれと酸素、塩素(Cl₂)、窒素(N₂)等の混合ガスでもよい。

【0032】また、実施例2及び3では、チャンネル保護型逆スタガ構造の薄膜トランジスタの例について述べたが、チャンネルエッチ型逆スタガ構造や順スタガ構造の薄膜トランジスタにも本発明は適用できる。さらに、本発明は、チタンを含有するタングステン合金以外にも適用できる。例えば、シリコンを含有したタングステンであるタングステンシリサイド、モリブデンタングステン、タンタルタングステンのエッチング等に対しても適用可能である。モリブデンタングステンやタンタルタングステンについては、モリブデンやタンタルの含有量が2原子%以下であることが好ましい。

【0033】図4に本発明による歩留改善データの一例を示す。データはコンタクト部に図1の構造を有する三層配線オープン/ショートチェックパターンで実験したものである。本発明のエッチング方法を適用すると、パターンのスペースが比較的広い1.4μmのものと比べ、図4のように1.0μm以下のスペースの一層目配線間のショート不良率が顕著に低減し、歩留が向上することを確認できた。

【0034】

【発明の効果】以上説明したように本発明は、タングステンもしくはタングステン合金のエッチングを過酸化水素または過酸化水素を含む混合液で行ない、その後フッ素系ガスまたはフッ素系ガスを含む混合ガスでドライエッチングするようにしたので、前者のウェットエッチングだけの場合に比べ、生産効率をそれほど悪化させず、かつパーティクルの問題を発生させることなく、導電性のエッチング残渣を完全に除去することができ、電極、

配線間のリークを低減することができる。この結果、製品の特性、歩留が改善し、信頼性が向上するという効果を有する。

【図面の簡単な説明】

【図1】本発明の第一実施例の工程フローを示す半導体装置の断面図。

【図2】第二実施例の工程フローを示す液晶表示装置の薄膜トランジスタの断面図。

【図3】本発明の第三実施例の工程フローを示す液晶表示装置の薄膜トランジスタの断面図。

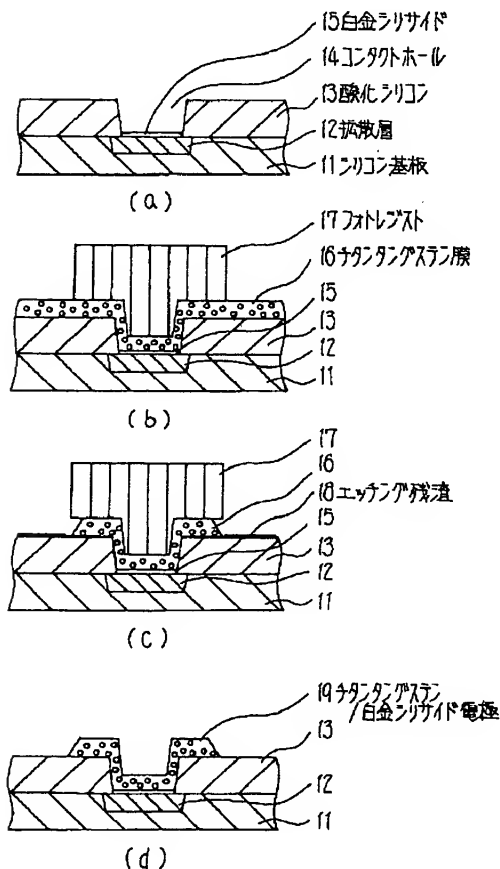
【図4】本発明による歩留改善効果を示すグラフ。

【符号の説明】

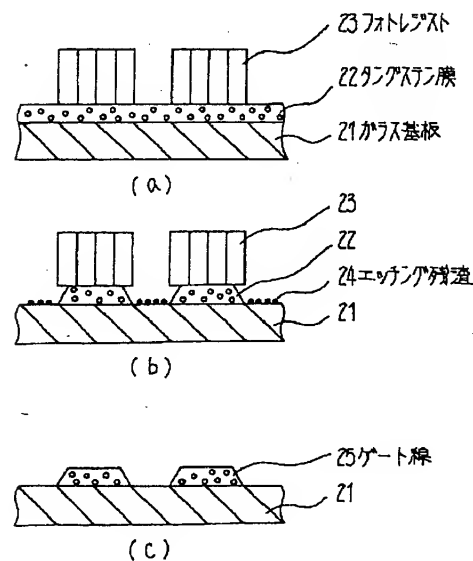
- 11 シリコン基板
- 12 拡散層
- 13 酸化シリコン

- 14 コンタクトホール
- 15 白金シリサイド
- 16 チタニウムステン膜
- 17, 23, 31 フォトレジスト
- 18, 24, 32 エッチング残渣
- 19 チタニウムステン/白金シリサイド電極
- 21 ガラス基板
- 22, 30 タングステン膜
- 25 ゲート線
- 25' ゲート電極
- 26 ゲート絶縁膜
- 27 半導体層
- 28 チャネル保護膜
- 29 コンタクト層
- 33 ソース、ドレイン電極

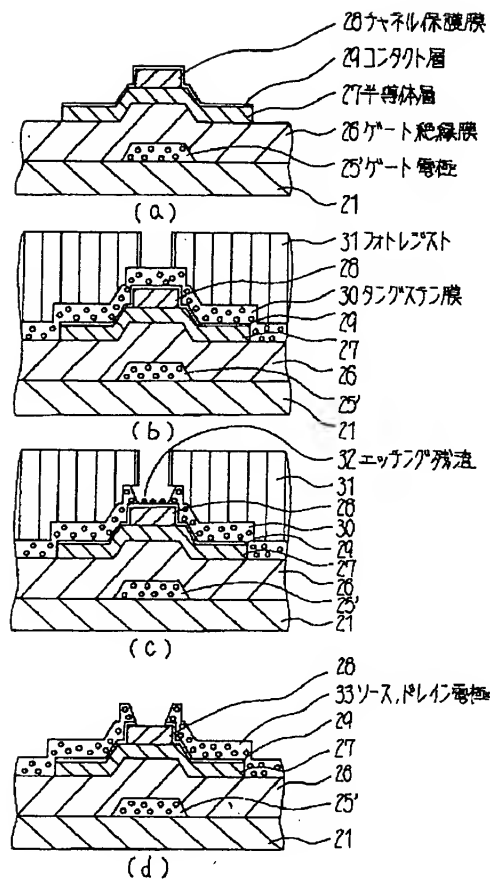
【図1】



【図2】



【図3】



【図4】

